

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re PATENT APPLICATION of

•

Jae-Yoon SIM et al.

2

Serial No.: [NEW]

1

Attn: Applications Branch

Filed: July 28, 2003

•

Attorney Docket No.: SEC.999

**For: TEMPERATURE SENSOR AND METHOD FOR DETECTING TRIP
TEMPERATURE OF A TEMPERATURE SENSOR**

CLAIM OF PRIORITY

Mail Stop Patent Application
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

Applicants, in the above-identified application, hereby claim the priority date under the International Convention of the following Korean application:

Appln. No. 2002-46993

filed August 9, 2002

as acknowledged in the Declaration of the subject application.

A certified copy of said application is being submitted herewith.

Respectfully submitted,

VOLENTINE FRANCOS, PLLC

[Signature]

Adam C. Volentine
Registration No. 33,289

12200 Sunrise Valley Drive, Suite 150
Reston, Virginia 20191
Tel. (703) 715-0870
Fax. (703) 715-0877

Date: July 28, 2003

대한민국 특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

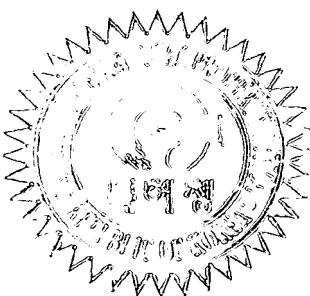
This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 특허출원 2002년 제 46993 호
Application Number PATENT-2002-0046993

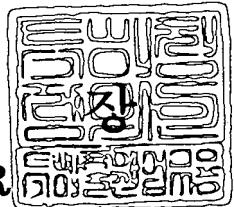
출원년월일 : 2002년 08월 09일
Date of Application AUG 09, 2002

출원인 : 삼성전자 주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.

2002 년 08 월 29 일



특 허 청
COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2002.08.09
【발명의 명칭】	고속 테스트에 적합한 편이온도 검출회로를 갖는 온도감지기 및 편이온도 검출방법
【발명의 영문명칭】	Temperature sensor having shifting temperature detection circuit for use in high speed test and method for detecting shifting temperature
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	김능균
【대리인코드】	9-1998-000109-0
【포괄위임등록번호】	2001-022241-9
【발명자】	
【성명의 국문표기】	심재윤
【성명의 영문표기】	SIM, Jae Yoon
【주민등록번호】	690718-1559619
【우편번호】	442-470
【주소】	경기도 수원시 팔달구 영통동 신나무실 풍림아파트 604동 1302호
【국적】	KR
【발명자】	
【성명의 국문표기】	유제환
【성명의 영문표기】	YOO, Jei Hwan
【주민등록번호】	630127-1474515
【우편번호】	449-846
【주소】	경기도 용인시 수지읍 풍덕천리 삼성5차아파트 520동 1703 호
【국적】	KR
【공개형태】	간행물발표
【공개일자】	2002.06.13

【심사청구】

청구

【취지】

특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사 를 청구합니다. 대리인
김능균 (인)

【수수료】

【기본출원료】	20	면	29,000	원
【가산출원료】	27	면	27,000	원
【우선권주장료】	0	건	0	원
【심사청구료】	25	항	909,000	원
【합계】			965,000	원

【첨부서류】

1. 요약서·명세서(도면)_1통
2. 공지예외적용대상(신규성상
실의예외, 출원시의특례)규정을 적용받 기 위한 증명서류_1
통

【요약서】**【요약】**

온도 튜닝에 걸리는 작업시간을 보다 빠르게 하기 위하여 테스트 온도를 변화시킴이 없이 고정된 테스트 온도에서 편이온도를 신속하게 검출할 수 있는 편이온도 검출회로를 갖는 온도감지기 및 편이온도 검출방법이 개시된다. 본 발명에 따라, 온도의 증가에 따라 전류가 감소하는 감소 저항단과, 테스트 온도와 감지온도를 서로 비교한 결과를 비교출력신호로서 출력하는 비교기를 갖는 온도감지기에서의 편이온도 검출방법은, 상기 감소 저항단과 접지단 사이에 직렬로 연결된 복수의 2진 가중 저항들을 가지는 가중 저항 스트링부와, 테스트 입력신호들에 응답하여 상기 2진 가중 저항들을 각기 선택적으로 단락시키기 위한 단락 스위칭부를, 포함하는 편이온도 검출회로를 준비하는 단계와; 상기 온도감지기를 상기 테스트 온도로 고정하는 단계와; 상기 감지온도를 상승시키기 위해 상기 비교기의 출력이 2가지의 논리상태로 진동할 때 까지 상기 테스트 입력신호들의 논리상태를 2진 축차근사법으로 변경시키는 온도 서치단계와; 최종적으로 변경된 상기 테스트 입력신호들을 서치 코드값으로서 저장하는 단계와; 상기 테스트 온도에서 상기 저장된 서치 코드값을 감산하여 상기 편이온도를 구하는 단계를 구비함을 특징으로 한다.

【대표도】

도 3

【색인어】

반도체 메모리 장치, 웨이퍼 레벨 테스트, 온도 감지기, 편이온도, 트립 포인트, 2진 축차 근사법

【명세서】**【발명의 명칭】**

고속 테스트에 적합한 편이온도 검출회로를 갖는 온도감지기 및 편이온도 검출방법
(Temperature sensor having shifting temperature detection circuit for use in high speed test and method for detecting shifting temperature)

【도면의 간단한 설명】

도 1은 통상적인 밴드캡 기준회로를 이용한 온도감지기의 회로구성도

도 2는 도 1의 온도감지기의 동작에 따라 저항단들에 나타나는 온도 대 전류변화
그래프도

도 3은 본 발명의 일 실시예에 따른 온도감지기의 회로구성도

도 4는 본 발명의 또 다른 실시예에 따른 온도감지기의 회로구성도

도 5는 도 4중 저항 스위칭 유닛의 구체회로도

도 6은 도 4에 인가되는 테스트 입력신호들을 발생하기 위한 신호발생기의 구체회
로도

도 7은 도 4의 온도감지기를 채용한 반도체 메모리 장치의 리프레쉬 동작관련 블록
도

도 8 내지 도 10은 도 3 또는 도 4에 도시된 온도감지기의 편이온도 감지동작을 설
명하기 위해 제시된 도면들

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<9> 본 발명은 온도감지기에 관한 것으로, 특히 고속 테스트에 적합한 편이온도 검출회로를 갖는 온도감지기 및 편이온도 검출방법에 관한 것이다.

<10> CPU들, 메모리들, 및 게이트 어레이들 등과 같이 집적회로 칩으로 구현되는 다양한 반도체 장치들(devices)은 휴대용 퍼스널 컴퓨터들, PDA, 서버들, 또는 워크스테이션들과 같은 다양한 전기적 제품(electrical products)내로 합체되어진다. 그러한 전기적 제품들이 전원절약을 위한 슬립 모드(sleep mode)에 있을 경우에 대부분의 회로 콤팩트들은 턴 오프 상태로 된다. 그러나, 휘발성 메모리에 속하는 디램(DRAM)은 메모리 셀에 저장된 데이터를 계속적으로 보존하기 위해 자체적으로 메모리 셀의 데이터를 리프레쉬하여야 한다. 그러한 셀프 리프레쉬 동작의 필요에 기인하여 디램에서는 셀프 리프레쉬 전력이 소모된다. 보다 저전력을 요구하는 바테리 오퍼레이티드 시스템(battery operated system)에서 전력 소모를 줄이는 것은 매우 중요하며 크리tical(critical)하다.

<11> 셀프 리프레쉬에 필요한 전력소모를 줄이는 시도중 하나는 리프레쉬 주기를 온도에 따라 변화시키는 것이다. 디램에서의 데이터 보유 타임은 온도가 낮아질수록 길어진다. 따라서, 온도 영역을 복수개의 영역들로 분할하여 두고 낮은 온도 영역에서는 리프레쉬 클럭의 주파수를 상대적으로 낮추어 주면 전력의 소모는 줄어들 것임에 틀림없다. 여기

서, 디램의 내부온도를 알기 위해서는 저전력 소모를 갖는 내장형 온도 감지기가 필요하다.

<12> 통상적인 밴드 갭 레퍼런스(band-gap reference)회로를 이용한 종래의 온도 감지기의 회로구성은 도 1에 도시된다. 도 1을 참조하면, 온도감지기(100)는 전류 미러 타입으로 구성된 차동증폭기(DA)와, 온도의 증가에 따라 전류가 감소하는 감소 저항(R1)단(terminal)과, 온도의 증가에 따라 전류가 증가하는 증가 저항(R)단과, 테스트 온도(ORef)와 감지온도(OT1)를 서로 비교한 결과를 비교출력신호(OUT)로서 출력하는 비교기(OP1)를 포함한다. 여기서, 상기 차동증폭기(DA)의 브렌치(A)와 브렌치(B)에 각기 접속되는 접합다이오드들(D2,D1)은 서로 동일하며, 피형 모오스 트랜지스터들(MP1,MP2,MP3)의 사이즈 비율은 1:1:1이고, 엔형 모오스 트랜지스터들(MN1,MN2,MN3)의 사이즈 비율도 1:1:1이다. 여기서 사이즈는 채널 길이(L)와 게이트 폭(W)의 곱을 가리킨다.

<13> 상기 도 1에 도시된 온도감지기의 동작은 다음과 같다. 상기 차동증폭기(DA)내의 피형 모오스 트랜지스터들(MP1,MP2)과 엔형 모오스 트랜지스터들(MN1,MN2)의 전류 미러 동작에 의해, $I_0:I_r=1:1$ 의 전류가 흐르고, 브렌치(A)와 브렌치(B)에 나타나는 전압은 서로 동일한 레벨로 된다.

<14> 통상적인 접합 다이오드에서 턴온 구간에서의 전류 식은 $I=I_s\{e(VD/VT)-1\} \approx I_s \cdot e(VD/VT)$ 로 된다. 여기서, I_s 는 역방향 포화 전류이고, VD 는 다이오드 전압이고, VT 는 kT/q 로서 써멀 전압(thermal voltage)을 가리킨다.

<15> 브렌치(A)와 브렌치(B)에 나타나는 전압은 서로 동일하므로, $V_A = V_B = VD1 = VD2 + I_r \cdot R$ 이 되고, $I_0 = I_s \cdot e(VD1/VT) \Rightarrow VD1 = VT \cdot \ln(I_0/I_s)$ 로 된다.

<16> 또한, $Ir = Is * e(VD2/VT) \Rightarrow VD2 = VT * \ln(Ir/Is) = VT * \ln(M * IO/Is)$ 이므로,
 $VT * \ln(IO/Is) = VT * \ln(M * IO/Is) + Ir * R$ 이된다.

<17> 따라서, $Ir = VT * \ln(M)/R$ 이 되므로, 브렌치(A)에는 온도에 비례하는 전류가 흐르게 된다. 또한, $I1$ 과 IO 에 비슷한 영역의 전류가 흐르도록 하면 브렌치(C)의 전압 VC 는 VB 의 값과 거의 같게 되고, $VB = VD1 = VT * \ln(IO/Is)$ 로 나타난다.

<18> 보통 VT 에 비해 역방향 포화전류 Is 는 온도 증가에 따라 훨씬 크게 증가하므로 다른 오드 전압은 온도에 따라 감소하는 특성을 갖는다. 즉, VC 가 온도 증가에 따라 감소하므로 $I1$ 은 온도에 따라 감소한다.

<19> 그러므로, 상기 저항 $R1$ 의 값을 튜닝하면 도 2에서 보여지는 바와 같은 특정온도 ($T1$)에서 Ir 와 $I1$ 의 값이 크로스(cross)되게 할 수 있다. 결국, 상기 도 1의 온도감지기 (100)는 특정온도($T1$)에서 트립 포인트(trip point)를 갖도록 설계된 온도감지기로서 가능하다.

<20> 상기한 도 1의 온도감지기는 제조공정변화에 매우 민감한 특성을 가지므로, 변화된 트립 포인트를 설계된 온도 포인트에 맞추는 온도 튜닝 작업이 웨이퍼 레벨에서 개별 칩(chip)마다 수행되어야 한다. 상기 온도 튜닝 작업중 온도 트리밍을 행하기 위해서는 제조공정변화에 의해 편이(shift)된 편이온도를 검출하는 작업이 선행되어야 한다.

<21> 결국, 온도 트리밍을 행하기 위해서는 제조된 온도감지기가 설계된 목표온도에서 얼마나 편이되어 있는지를 알아내야 한다. 따라서, 공정챔버내에 웨이퍼를 투입하고 공정챔버의 내부온도(테스트 온도)를 계속적으로 변화시켜가면서 상기 비교기(OP1)의 비교 출력신호(OUT)를 모니터링하는 것에 의해, 온도감지기의 편이온도를 검출하는 작업은

많은 테스트 시간을 요구한다. 상기 공정챔버의 온도를 변화시키는 작업은 비교적 긴 시간을 요구하므로 온도 튜닝 작업의 시간 로스(loss)를 초래하며, 온도 조절오차에 기인하여 검출된 편이온도에 대한 신뢰성이 충분히 보장되기 어렵다.

<22> 또한, 편이온도를 검출한 후 저항소자를 이용하여 트리밍 작업을 행하였을 경우에도 검출된 편이온도의 신뢰성 부족과 트리밍 작업의 정확성 결여에 기인하여 설계된 목표온도에 트립 포인트를 정확히 갖는 온도감지기를 얻기 어려운 문제가 있다. 그러므로 정밀한 트리밍이 요구되는 경우 편이온도 검출작업이 다시 추가로 필요하게 되고, 그에 따라 트리밍 작업이 추가로 요구된다.

【발명이 이루고자 하는 기술적 과제】

<23> 따라서, 본 발명의 목적은 상기한 종래의 문제점 및 단점을 해결할 수 있는 내장형 온도감지기 및 편이온도 검출방법을 제공함에 있다.

<24> 본 발명의 다른 목적은 공정챔버의 온도를 변화시킴이 없이도 목표 온도에서 편이된 편이온도를 검출할 수 있는 편이온도 검출회로를 갖는 온도감지기 및 편이온도 검출방법을 제공함에 있다.

<25> 본 발명의 또 다른 목적은 온도 튜닝에 걸리는 작업시간을 단축할 수 있는 내장형 온도감지기 및 편이온도 검출방법을 제공함에 있다.

<26> 본 발명의 또 다른 목적은 편이온도 검출의 신뢰성을 증가시키고 트리밍 작업 오차를 감소 또는 최소화할 수 있는 온도감지기 및 편이온도 검출방법을 제공함에 있다.

<27> 본 발명의 또 다른 목적은 전력절감을 위해 반도체 메모리 장치의 칩내에 채용가능한 밴드 갭 레퍼런스 회로 타입의 온도감지기 및 온도감지기의 편이온도 검출 및 트리밍 방법을 제공함에 있다.

<28> 본 발명의 또 다른 목적은 적어도 하나의 고정된 테스트 온도에서 편이온도를 신속하게 검출할 수 있는 편이온도 검출회로를 제공함에 있다.

<29> 본 발명의 또 다른 목적은 웨이퍼 레벨 온도 테스트에서 온도 튜닝작업에 걸리는 시간을 단축하여 반도체 제품의 생산성을 향상시킬 수 있는 방법을 제공함에 있다.

<30> 상기한 목적들 가운데 일부의 목적들을 달성하기 위한 본 발명의 일 양상(aspect)에 따라, 온도의 증가에 따라 전류가 감소하는 감소 저항단을 갖는 온도감지기는, 상기 감소 저항단과 접지단 사이에 직렬로 연결된 복수의 2진 가중 저항들을 가지는 가중저항 스트링부와, 상기 온도감지기의 편이온도를 검출하기 위해 인가되는 테스트 입력신호들에 응답하여 상기 2진 가중 저항들을 각기 선택적으로 단락시키기 위한 단락 스위칭부를, 포함하는 편이온도 검출회로를 구비함을 특징으로 한다.

<31> 본 발명의 또 다른 양상(aspect)에 따라, 온도의 증가에 따라 전류가 감소하는 감소 저항단과, 테스트 온도와 감지온도를 서로 비교한 결과를 비교출력신호로서 출력하는 비교기를 갖는 온도감지기에서의 편이온도 검출방법은, 상기 감소 저항단과 접지단 사이에 직렬로 연결된 복수의 2진 가중 저항들을 가지는 가중저항 스트링부와, 테스트 입력신호들에 응답하여 상기 2진 가중 저항들을 각기 선택적으로 단락시키기 위한 단락 스위칭부를, 포함하는 편이온도 검출회로를 준비하는 단계와; 상기 온도감지기를 상기 테스트 온도로 고정하는 단계와; 상기 감지온도를 상승시키기 위해 상기 비교기의 출력이 2가지의 논리상태로 진동할 때 까지 상기 테스트 입력신호들의 논리상태를 2진 축차근사

법으로 변경시키는 온도 서치단계와; 최종적으로 변경된 상기 테스트 입력신호들을 서치 코드값으로서 저장하는 단계와; 상기 테스트 온도에서 상기 저장된 서치 코드값을 감산 하여 상기 편이온도를 구하는 단계를 구비함을 특징으로 한다.

<32> 상기한 장치적 방법적 구성에 따르면, 공정챔버의 온도를 변화시킴이 없이도 목표 온도에서 편이된 편이온도를 정확히 검출할 수 있으므로 온도 튜닝에 걸리는 작업시간이 단축되고, 편이온도 검출의 신뢰성이 증가된다.

【발명의 구성 및 작용】

<33> 이하에서는 본 발명에 따라 고속 테스트에 적합한 편이온도 검출회로를 갖는 온도 감지기 및 편이온도 검출방법에 대한 바람직한 실시 예들이 첨부된 도면들을 참조하여 설명된다. 비록 다른 도면에 표시되어 있더라도 동일 내지 유사한 기능을 가지는 구성요소들은 동일 내지 유사한 참조부호로서 나타나 있다.

<34> 도 3은 본 발명의 일 실시예에 따른 온도감지기의 회로구성도이다. 도면을 참조하면, 도 1에서 설명된 바와 같이 온도의 증가에 따라 전류가 감소하는 감소

저항단(N01)을 갖는 온도감지기(100)가 도시된다. 상기 온도감지기(100)에는 본 발명의 목적들의 일부를 달성하기 위한 편이온도 검출회로가 연결된다. 상기 편이온도 검출회로는 상기 감소 저항단(N01)과 접지단(VSS)사이에 직렬로 연결된 복수의 2진 가중 저항들(RU6, RU5-RU1)을 가지는 가중저항 스트링부(150)와, 상기 온도감지기(100)의 편이온도를 검출하기 위해 인가되는 테스트 입력신호들(AU5-AU0)에 응답하여 상기 2진 가중 저항들(RU6, RU5-RU1)을 각기 선택적으로 단락시키기 위한 단락 스위칭부(160)로 구성된다. 여기서, 상기 단락 스위칭부(160)는 상시(normally) 턴오프 되어 있는 엔형 모오스 트랜지스터들(TR5-TR0)로 구성되어 있다.

<35> 상기 감소 저항단(N01)의 상부에 연결된 고정저항(R1a)과 상기 감소 저항단(N01)의 하부에 연결된 상기 2진 가중 저항들(RU6, RU5-RU1)의 합성저항 값은 상기 도 1의 저항(R1)의 저항값과 동일하게 설정된다. 또한, 2진 가중 저항들(RU6-RU1)중 저항(RU6)의 저항값은 저항(RU1)의 저항값보다 32배 크고, 저항(RU5)의 저항값은 저항(RU1)의 저항값보다 16배 크며, 저항(RU4)의 저항값은 저항(RU1)의 저항값보다 8배 크다. 또한, 저항(RU3)의 저항값은 저항(RU1)의 저항값보다 4배 크며, 저항(RU2)의 저항값은 저항(RU1)의 저항값보다 2배 크게 설정된다. 상기 2진 가중 저항들(RU6-RU1)은 반도체 제조공정에서 폴리실리콘 등과 같은 물질을 패터닝함에 의해 형성될 수 있다.

<36> 트랜지스터(TR0)를 턴온시킴에 의해 상기 2진 가중 저항들(RU6-RU1)중 단위저항(RU1)이 단락(short)되도록 한 경우에 저항(RU1)의 저항값은 상기 합성저항 값에 포함되지 않으므로 브렌치(C)를 통해 흐르는 전류 I1이 그만큼 증가한다. 여기서는 상기 저항(RU1)이 단락될 경우에 1°C가 상승하도록 설계된다. 결국, 전류 I1이 증가하면 트립 포인트가 도 2의 상부영역(UA)으로 이동하는 것으로 된다. 상기 테스트 입력신호들

(AU5-AU0)은 테스트 모드 시에 고정된 온도에서 온도감지기의 트립 포인트를 변화시키기 위해 제공되는 신호들이다.

<37> 유사하게, 상기 테스트 입력신호(AU5)가 논리레벨 하이로서 인가되면, 상기 저항(RU6)이 단락되므로, 상기 트립 포인트는 32도가 상승한다. 또한, 테스트 입력신호(AU4)가 하이이면 저항(RU5)이 단락되어 16도가 상승하고, 테스트 입력신호(AU3)가 하이이면 저항(RU4)이 단락되어 8도가 상승하고, 테스트 입력신호(AU2)가 하이이면 저항(RU3)이 단락되어 4도가 상승하며, 테스트 입력신호(AU1)가 하이이면 저항(RU2)이 단락되어 2도가 상승한다.

<38> 따라서, 상기 2진 가중 저항들(RU6-RU1)의 단락을 2진 축차근사법(binary successive approximation method)으로 행하면, 1도 미만의 오차를 갖는 편이온도를 검출하는 것이 가능하다.

<39> 이하에서는 도 3과 같은 편이온도 검출회로를 갖는 온도감지기에서의 편이온도 검출동작이 도 8을 참조로 설명될 것이다.

<40> 상기 온도감지기의 테스트 온도는 하나의 고정된 온도, 여기서는 85°C로 설정된다. 상기 온도는 번인 테스트에서 주로 설정되는 온도이다. 공정챔버의 내부온도를 85°C로 설정하고 온도감지기가 제조된 칩을 복수로 구비한 웨이퍼를 공정챔버에 넣으면, 상기 온도감지기를 상기 테스트 온도로 고정하는 단계는 완료된다.

<41> 이제 부터는 상기 감지온도를 상승시키기 위해 상기 비교기의 출력이 2가지

의 논리상태(로우 또는 하이)로 진동할 때 까지 상기 테스트 입력신호들(AU5-AU0)의 논리상태를 2진 축차근사법으로 변경시키는 온도 서치단계가 시작된다. 테스트 모드가 아닌 노말 모드에서 상기 테스트 입력신호들(AU5-AU0)은 모두 논리레벨 로우로 주어진다. 도 8에서는 예를 들어, 온도 감지기의 트립 포인트가 45도를 목표로 설계되었으며 공정 변화에 의하여 5도의 오차가 존재하여 50도로 만들어 졌다고 가정하고, 상기 50도를 85도의 고정된 온도에서 찾는 방법을 나타내고 있다. 도 8에서 가로축은 서치 스텝들을 나타내고 세로축은 온도를 나타낸다.

<42> 온도 서치단계의 초기단계로서, 상기 노말상태의 조건과 동일하게 AU5,AU4,AU3,AU2,AU1,AU0 = 0,0,0,0,0,0으로 인가하면, 트랜지스터들(TR5-TR0)은 모두 턴오프 상태이다. 따라서, 상기 2진 저항들(RU6-RU1)은 모두 저항으로서 기능한다. 상기한 신호 인가상태에서는 찾고자 하는 온도 즉 편이온도는 50°C이고 현재 챔버의 온도는 85°C이므로, 도 3의 비교기(OP1)의 비반전단(+)의 인가전압(ORef)은 반전단(-)의 인가전압(OT1)보다 높게 되어 비교출력신호(OUT)는 1 즉, 하이레벨이 된다. 여기서, 상기 인가전압(ORef)은 테스트 온도 즉, 현재 챔버내의 온도를 전압레벨로서 가리키는 것이고, 반전단(-)의 인가전압(OT1)은 트립 포인트의 감지온도를 전압레벨로서 가리키는 것이다.

<43> 상기한 상태에서 AU5의 신호레벨만을 변화시켜 1로 인가하면, 도 8의 화살부호 (AR1)과 같이 32°C가 증가되어 50°C+32°C=82°C로 된다. 상기 결과는 아직 85°C보다 낮은 온도상태이므로 비교기(OP1)의 출력(OUT)은 여전히 1로 나타난다.

<44> 상기 AU5를 신호레벨을 1로 인가한 상태에서도 출력이 하이로서 나타났으므로 출발 포인트를 업데이트(AU5=1)한 상태에서 상기 AU4도 1로 인가한다. 이에 따라 도 8의

화살부호(AR2)와 같이 16°C가 다시 증가되므로 $82^{\circ}\text{C} + 16^{\circ}\text{C} = 98^{\circ}\text{C}$ 로 된다. 그러므로 이제는 상기 테스트 온도인 85°C 보다 높아진 온도상태이므로 비교기(OP1)의 출력(OUT)은 0 즉 로우로 나타난다.

<45> 상기 출력이 로우로 나타나면 출발 포인트를 다시 이전의 출발 포인트로 돌리고 ($\text{AU5}=1, \text{AU4}=0$) 상기 AU3를 1로 인가한다. 결국, $\text{AU5}, \text{AU4}, \text{AU3}, \text{AU2}, \text{AU1}, \text{AU0} = 1, 0, 1, 0, 0, 0$ 이다. 이에 따라 82°C 에서 도 8의 구간(D3)내의 화살부호(AR3)와 같이 8°C 가 증가되므로 $82^{\circ}\text{C} + 8^{\circ}\text{C} = 90^{\circ}\text{C}$ 로 된다. 그러므로 아직도 상기 85°C 보다 높은 온도상태이므로 비교기(OP1)의 출력(OUT)은 여전히 로우로 나타난다.

<46> 상기 출력이 로우로 나타나면 출발 포인트를 다시 이전의 출발 포인트로 돌리고 ($\text{AU5}=1, \text{AU4}=0, \text{AU3}=0$) 상기 AU2를 1로 인가한다. 결국, $\text{AU5}, \text{AU4}, \text{AU3}, \text{AU2}, \text{AU1}, \text{AU0} = 1, 0, 0, 1, 0, 0$ 이다. 이에 따라 도 8의 구간(D4)내의 화살부호(AR4)와 같이 82°C 에서 4°C 가 증가되므로 $82^{\circ}\text{C} + 4^{\circ}\text{C} = 86^{\circ}\text{C}$ 로 된다. 따라서, 상기 85°C 보다 1°C 높은 온도상태이므로 비교기(OP1)의 출력(OUT)은 로우로 나타난다.

<47> 상기 출력이 로우로 나타나면 출발 포인트를 다시 이전의 출발 포인트로 돌리고 ($\text{AU5}=1, \text{AU4}=0, \text{AU3}=0, \text{AU2}=0$) 상기 AU1를 1로 인가한다. 결국, $\text{AU5}, \text{AU4}, \text{AU3}, \text{AU2}, \text{AU1}, \text{AU0} = 1, 0, 0, 0, 1, 0$ 이다. 이에 따라 도 8의 구간(D5)내의 화살부호(AR5)와 같이 82°C 에서 2°C 가 증가되므로 $82^{\circ}\text{C} + 2^{\circ}\text{C} = 84^{\circ}\text{C}$ 로 된다. 따라서, 상기 85°C 보다 1°C 낮은 온도상태이므로 상기 비교기(OP1)의 출력(OUT)은 이제 하이로 나타난다.

<48> 상기 출력이 하이로 나타나면 출발 포인트를 업데이트한 상태($\text{AU5}=1, \text{AU4}=0, \text{AU3}=0, \text{AU2}=0, \text{AU1}=1$)에서 상기 AU0를 1로 인가한다. 결국, $\text{AU5}, \text{AU4}, \text{AU3}, \text{AU2}, \text{AU1}, \text{AU0} = 1, 0, 0, 0, 1, 1$ 이다. 이에 따라, 도 8의 구간(D6)내의 화살부호(AR6)와 같이 84°C 에서 1°C

가 증가되므로 $84^{\circ}\text{C} + 1^{\circ}\text{C} = 85^{\circ}\text{C}$ 로 된다. 따라서, 상기 85°C 와 동일한 온도상태이므로 상기 비교기(OP1)의 출력(OUT)은 로우 또는 하이로서 나타난다. 결국, 출력은 로우와 하이로 진동하며, 이로써 상기 온도 서치단계는 종료된다.

<49> 이제, 최종적으로 변경된 상기 테스트 입력신호들을 서치 코드값으로서 저장하는 단계가 수행되는데 이는, 상기 AU5,AU4,AU3,AU2,AU1,AU0 = 1,0,0,0,0,1,1 의 이진수 값을 테스트 장비등에 구비된 레지스터(Di)에 저장함에 의해 달성된다.

<50> 이어서, 상기 테스트 온도에서 상기 저장된 서치 코드값을 감산하여 상기 편이온도를 구하는 단계가 수행된다. 상기 레지스터 저장 값으로 표현되는 $\Sigma(\text{Di})$ 는 BCD로서 1,0,0,0,0,1,1 인데, 이는 십진수 35에 상응한다. 따라서, 85°C 에서 상기 서치 코드값 35도를 빼면 50°C 가 구해진다. 결국, 테스트 조건의 온도가 85도라는 것을 알고 있고, 비교기의 출력이 진동상태일 때 인가하였던 입력 값이 35도라는 것을 찾았으므로, 제조된 온도 감지기의 편이온도는 $85 - 35 = 50$ 로 판명된다. 따라서, 공정 챔버의 온도를 변화시킴이 없이도 하나의 고정온도에서 제조된 온도 감지기의 변화된 트립 포인트를 알 수 있다.

<51> 상기한 테스트를 통해 테스트 운영자는 테스트 대상이 되는 온도 감지기의 트립포인트가 공정변화에 의하여 설계 온도 45도에서 +5도의 오차를 가진 50도로 만들어 졌음을 알고서, -5도가 하강되도록 하는 트리밍 작업을 행하면 상기 온도감지기는 실제로 45도에서 트립포인트를 갖는다.

<52> 한편, 상기 도 3의 회로구성을 변경함이 없이 테스트 입력신호들(AU5-AU0)을 반대논리의 테스트 입력신호들(AD5-AD0)로써 인가하여, 상기 2진 가중 저항들(RU6-RU1)을 상시 단락시켜두고, 각기 선택적으로 단락해제시킴에 의해서도 상기 편이온도는 검출될 수

있을 것이다. 이 경우에 상기 2진 가중 저항들(RU6-RU1)은 단락 가중저항 스트링부를 구성하며, 상기 엔형 모오스 트랜지스터들(TR5-TR0)은 단락해제 스위칭부로 기능한다. 상기한 경우의 세부적 동작은 도 4의 동작 설명을 통해 더욱 더 철저히 이해될 것이다.

<53> 도 4는 본 발명의 또 다른 실시예에 따른 온도감지기의 회로구성도이다. 도면을 참조하면, 도 3의 구성에 더하여, 단락해제 스위칭부(170), 단락 가중저항 스트링부(180), 온도상승 트리밍부(200), 및 온도하강 트리밍부(300)가 더 구비된 것이 보여진다. 도 4에서 편이온도 검출회로는 상기 감소 저항단(N01)과 노드(N02)사이에 직렬로 연결된 복수의 2진 가중 저항들(RU6,RU5-RU1)을 가지는 가중저항 스트링부(150)와, 상기 노드(N02)와 노드(N03)사이에 직렬로 연결된 복수의 2진 가중 저항들(RD6,RD5-RD1)을 가지는 단락 가중저항 스트링부(180)와, 테스트 입력신호들(AU5-AU0)에 응답하여 상기 2진 가중 저항들(RU6,RU5-RU1)을 각기 선택적으로 단락시키기 위한 단락 스위칭부(160)와, 테스트 입력신호들(AD5-AD0)에 응답하여 상기 2진 가중 저항들(RD6,RD5-RD1)을 각기 선택적으로 단락해제시키기 위한 단락해제 스위칭부(170)를 포함한다. 여기서, 상기 단락해제 스위칭부(170)는 상시(normally) 턴온 되어 있는 엔형 모오스 트랜지스터들(TR5a-TR0a)로 구성되어 있다.

<54> 편이온도가 설계된 목표온도보다 낮게 판명된 경우에 온도를 상승시키는 트리밍작업이 달성될 수 있도록 하기 위한 상기 온도상승 트리밍부(200)는 상기 가중 저항 스트링부(150)와는 병렬로 상기 감소 저항단(N01)에 연결되고, 드레인-소오스 채널이 직렬로 연결된 엔형 모오스 트랜지스터들(N5-N0)과 제1-6 저항 스위칭 유닛들(210-215)로 구성된다. 온도 트리밍이 수행되기 이전에는 상기 엔형 모오스 트랜지스터들(N5-N0)은 상시

턴오프 되어있다. 상기 제1-6 저항 스위칭 유닛들(210-215)은 모두 동일한 내부구성을 가지며, 도 5와 같이 구성될 수 있다.

<55> 도 5는 도 4중 저항 스위칭 유닛의 구체회로도로서, 인버터를 구성하는 피형 및 엔형 모오스 트랜지스터들(PM1,NM1)과, 래치(L1)를 구성하는 인버터들(IN1,IN2)과, 퓨즈(FUS1)로 이루어진다. 트리밍 작업 시에 상기 퓨즈(FUS1)는 커팅될 수 있지만, 트리밍 작업 전에는 커팅되어 있지 않다. 상기 퓨즈(FUS1)가 커팅되어 있지 않을 경우에 하이에서 로우로 천이되는 파워업신호(POWERUP)에 의해 상기 피형 모오스 트랜지스터(PM1)가 턴온되므로 래치(L1)의 출력(OU)은 로우로 고정된다. 그러나, 상기 퓨즈(FUS1)가 커팅되면 상기 파워업신호(POWERUP)의 하이구간에서 엔형 모오스 트랜지스터(NM1)의 턴온에 의해 래치된 하이상태가 상기 파워업신호의 로우 구간에서도 출력(OU)으로서 고정된다. 결국, 각 저항 스위칭 유닛내의 퓨즈가 커팅된 경우에만 그에 대응연결된 엔형 모오스 트랜지스터들(N5-N0)이 개별적으로 턴온됨을 알 수 있다. 예를 들어 트랜지스터(N5)가 턴온되는 경우에 저항(RU6)은 단락되어 감지온도는 32도가 상승된다.

<56> 편이온도가 설계된 목표온도보다 높게 판명된 경우에 온도를 하강시키는 트리밍작업이 달성될 수 있도록 하기 위한 상기 온도하강 트리밍부(300)는, 상기 노드(N03)와 접지단(VSS)간에 직렬로 연결된 2진 가중 저항들(RD6a,RD5a-RD1a)을 가지는 단락 가중저항하강 스트링부(310)와, 상기 노드(N03)에 대하여 상기 단락 가중저항 하강 스트링부(310)과는 병렬로 연결된 복수의 퓨즈들(FU6-FU1)을 포함하는 퓨즈 스트링(320)으로 구성된다. 상기 퓨즈들(FU6-FU1)이 커팅되어 있지 않을 경우에 상기 단락 가중저항 하강 스트링부(310)내의 저항들은 단락되어 있고, 퓨즈들이 커팅되면 그에 대응되는 저항이 단락해제되어 저항으로서 기능하게 된다. 결국, 퓨즈를 커팅하여 대응되는 저항을 사용

하게 되면 감지온도는 하강한다. 예를 들어, 퓨즈(FU6)가 커팅되는 경우에 저항(RD6a)은 단락해제되어 감지온도는 32도 만큼 하강한다.

<57> 도 6은 도 4에 인가되는 테스트 입력신호들을 발생하기 위한 신호발생기의 구체화로도이다. 인버터들(60-65)는 각기 인가되는 입력신호들(A5-A0)의 논리를 반전한다. 상기 인버터들(60-65)의 출력은 낸드 게이트들(70-75)과 노아 게이트들(80-85)의 일측입력으로 공통 제공된다. 상기 낸드 게이트들(70-75)의 타측입력에는 제1 테스트신호(PTESTD)가 공통으로 인가되고, 상기 노아 게이트들(80-85)의 타측입력에는 제2 테스트신호(PTESTU)가 인버터(66)를 통해 공통으로 인가된다. 여기서 상기 입력신호들(A5-A0)는 어드레스 신호들이 될 수 있다. 따라서, 상기 제2 테스트신호(PTESTU)가 하이로 인가되고, 상기 입력신호들(A5-A0)이 모두 하이로서 인가되면, 상기 테스트 입력신호들(AU5-AU0)은 모두 하이로서 출력됨을 알 수 있다.

<58> 이하에서는 도 4과 같은 편이온도 검출회로와 온도상승 트리밍부(200) 및 온도하강 트리밍부(300)를 갖는 온도감지기에서의 편이온도 검출동작 및 온도 트리밍이 도 9 및 도 10을 참조로 설명될 것이다.

<59> 먼저, 도 4의 설명을 하기 이전에 공정 변화에 의한 이진 가중 저항의 오차문제를 설명한다. 도 8을 통하여 설명한 도 3의 동작설명은 실질적으로 이상적인 경우이다. 제조공정의 공정 편차에 의해 도 3내의 2진 가중 저항(RU1)이 정확히 1도만큼 상승시켜 주지 못할 수 있다. 그러면, 2진 가중 저항(RU6)도 정확히 32도만큼 온도를 상승시키지 못할 것이며, 2진 가중 저항(RU5)도 정확히 16도만큼 온도를 상승시키지 못할 수 있다.

<60> 따라서, 제조공정의 공정편차에 의해 10%의 온도 오차가 발생한 경우에 도 3의 회로의 동작은 도 9와 같이 수행된다. 도 9를 참조하면, 도 8에서 설명된 화살부호

(AR1-AR6)에 대응하여 10%씩 오차를 갖는 화살부호(AR1a-AR6a)가 나타나 있음을 알 수 있다. 결국, 도 9에서 보여지는 X는 튜닝용 저항들의 제조공정 오차율을 나타내는 것으로, $X=0.9$ 이면 10%의 저항 오차를 가지는 것을 의미한다. X가 1인 경우에는 공정오차가 없는 이상적인 경우를 가리킨다. 결국, 도 9에서 $X=0.9$ 이면 이상적인 경우에 비해 10%의 오차를 가지게 되어, 1,0,0,1,1,1이 레지스터 저장 값으로 되는데 이는 십진수 39도이다. 따라서, $X=1$ 인 경우에 비해 4도의 오차가 발생함을 알 수 있다. 그러므로, 미세 온도 튜닝의 필요 시에 편이온도와 저항 오차율 X를 함께 구하는 것이 매우 중요함을 알 수 있다. 이하에서 설명되는 도 4의 회로에서는 상기 편이온도는 물론 저항 오차율 X 까지도 함께 구하는 것이 도 10을 참조로 설명될 것이다.

<61> 다시 도 4로 돌아가서, 먼저, 제1 테스트 온도인 85°C 로 설정하고 테스트를 행하는 경우를 설명한다. 물론 이 경우에도 온도 감지기의 트립 포인트가 45도를 목표로 설계되었으며 공정변화에 의하여 5도의 트립 포인트 오차가 존재하여 50도로 만들어 졌다고 가정한다. 초기에 노말상태의 조건과 동일하게 AU5,AU4,AU3,AU2,AU1,AU0 = 0,0,0,0,0,0 으로 인가하고, AD5,AD4,AD3,AD2,AD1,AD0 = 1,1,1,1,1,1로 인가하면, 트랜지스터들 (TR5-TR0)은 모두 턴오프 상태이고, 트랜지스터들(TR5a-TR0a)는 모두 턴온상태이다. 한편, 퓨즈들의 커팅이 아직 행해지지 않은 상태이므로 온도 상승 트리밍부(200)내의 엔형 모오스 트랜지스터들(N5-N0)은 턴오프 상태이다. 따라서, 상기 엔형 모오스 트랜지스터들(N5-N0)과 병렬로 연결된 2진 가중 저항들(RU6-RU1)은 저항으로서 기능한다. 반면에 단락 가중 저항 스트링부(180)내의 2진 가중 저항들(RD6-RD1)과, 온도 하강 트리밍부 (300)내의 2진 가중 저항들(RD6a,RD5a-RD1a)은 모두 단락되어 있으므로 저항으로서 기능하지 않는다. 따라서, 노드(N03)에 접지전압(VSS)이 실질적으로 형성된다.

<62> 감지온도를 상승시키기 위해 상기 비교기(OP1)의 출력이 2가지의 논리상태(로우 또는 하이)로 진동할 때 까지 상기 테스트 입력신호들(AU5-AU0)의 논리상태를 2진 축차근 사법으로 변경시키는 온도 서치단계가 지금부터 시작된다. 도 10의 상부에 보여지는 화살부호들(ARU1-ARU6)은 상기 편이온도 50X도를 85도의 고정된 온도에서 찾는 방법을 나타내고 있다.

<63> 온도 서치단계의 초기단계로서, 상기 노말상태의 조건과 동일하게 AU5,AU4,AU3,AU2,AU1,AU0 = 0,0,0,0,0,0으로 인가하면, 트랜지스터들(TR5-TR0)은 모두 턤오프 상태이다. 따라서, 상기 2진 가중 저항들(RU6-RU1)은 모두 저항으로서 기능한다. 상기한 신호 인가상태에서는 찾고자 하는 온도 즉 편이온도는 $50X^{\circ}\text{C}$ 이고 현재 챔버의 온도는 85°C 이므로, 도 4의 비교기(OP1)의 비반전단(+)의 인가전압(ORef)은 반전단(-)의 인가전압(OT1)보다 높게 되어 비교출력신호(OUT)는 1 즉, 하이레벨이 된다.

<64> 상기한 상태에서 AU5의 신호레벨만을 변화시켜 1로 인가하면, 도 10의 화살부호(ARU1)과 같이 $32X$ (여기서, X는 저항 오차율) $^{\circ}\text{C}$ 가 증가되어 $50^{\circ}\text{C}+32X^{\circ}\text{C}=82X^{\circ}\text{C}$ 로 된다. 상기 결과는 아직 85°C 보다 낮은 온도상태이므로 비교기(OP1)의 출력(OUT)은 여전히 1로 나타난다.

<65> 상기 AU5를 신호레벨을 1로 인가한 상태에서도 출력이 하이로서 나타났으므로 출발 포인트를 업데이트(AU5=1)한 상태에서 상기 AU4도 1로 인가한다. 이에 따라 도 10의 화살부호(ARU2)와 같이 $16X^{\circ}\text{C}$ 가 다시 증가되므로 $82X^{\circ}\text{C}+16X^{\circ}\text{C}=98X^{\circ}\text{C}$ 로 된다. 그러므로 이제는 상기 테스트 온도인 85°C 보다 높아진 온도상태이므로 비교기(OP1)의 출력(OUT)은 0 즉 로우로 나타난다.

<66> 상기 출력이 로우로 나타나면 출발 포인트를 다시 이전의 출발 포인트로 돌리고 (AU5=1, AU4=0) 상기 AU3를 1로 인가한다. 결국, AU5,AU4,AU3,AU2,AU1,AU0 = 1,0,1,0,0,0 이다. 이에 따라 82X°C에서 도 10의 화살부호(ARU3)와 같이 8X°C가 증가되므로 82X°C+8X°C=90X°C로 된다. 그러므로 아직도 상기 85°C보다 높은 온도상태이므로 비교기(OP1)의 출력(OUT)은 여전히 로우로 나타난다.

<67> 상기 출력이 로우로 나타나면 출발 포인트를 다시 이전의 출발 포인트로 돌리고 (AU5=1, AU4=0, AU3=0) 상기 AU2를 1로 인가한다. 결국, AU5,AU4,AU3,AU2,AU1,AU0 = 1,0,0,1,0,0 이다. 이에 따라 도 10의 화살부호(ARU4)와 같이 82°C에서 4°C가 증가되므로 82X°C+4X°C=86X°C로 된다. 따라서, 상기 85°C보다 1°C 높은 온도상태이므로 비교기(OP1)의 출력(OUT)은 로우로 나타난다.

<68> 상기 출력이 로우로 나타나면 출발 포인트를 다시 이전의 출발 포인트로 돌리고 (AU5=1, AU4=0, AU3=0,AU2=0) 상기 AU1를 1로 인가한다. 결국, AU5,AU4,AU3,AU2,AU1,AU0 = 1,0,0,0,1,0 이다. 이에 따라 도 10의 화살부호(ARU5)와 같이 82°C에서 2X°C가 증가되므로 82X°C+2X°C=84X°C로 된다. 따라서, 상기 85°C보다 1°C 낮은 온도상태이므로 상기 비교기(OP1)의 출력(OUT)은 이제 하이로 나타난다.

<69> 상기 출력이 하이로 나타나면 출발 포인트를 업데이트한 상태(AU5=1, AU4=0, AU3=0,AU2=0, AU1=1)에서 상기 AU0를 1로 인가한다. 결국, AU5,AU4,AU3,AU2,AU1,AU0 = 1,0,0,0,1,1 이다. 이에 따라, 도 10의 화살부호(ARU6)와 같이 84°C에서 1°C가 증가되므로 84X°C+1X°C=85X°C로 된다. 따라서, X를 고려하지 않으면 상기 85°C와 동일한 온도상태가 되므로 상기 비교기(OP1)의 출력(OUT)은 로우 또는 하이로서 나타난다. 결국, 출력은 로우와 하이로 진동하며, 이로써 상기 온도 서치단계는 종료된다.

<70> 이제, 최종적으로 변경된 상기 테스트 입력신호들을 서치 코드값으로서 저장하는 단계가 수행되는데 이는, 상기 AU5,AU4,AU3,AU2,AU1,AU0 = 1,0,0,0,1,1 의 이진수 값을 테스트 장비등에 구비된 레지스터(Di)에 저장함에 의해 달성된다.

<71> 이어서, 상기 테스트 온도에서 상기 저장된 서치 코드값을 감산하여 상기 편이온도를 구하는 단계가 수행된다. 상기 레지스터 저장 값으로 표현되는 $\Sigma(Di)x$ 는 BCD로서 1,0,0,0,1,1 인데, 이는 십진수 35에 상응한다. 따라서, 85°C에서 상기 서치 코드값 35도를 빼면 50°C가 구해진다. 결국, 테스트 조건의 온도가 85도라는 것을 알고 있고, 비교기의 출력이 진동상태일 때 인가하였던 입력 값이 35도라는 것을 찾았으므로, 제조된 온도 감지기의 편이온도는 X를 고려하지 않을 경우에 $85-35= 50$ 로 판명된다.

<72> 결국, 상기 도 10내의 화살부호들(ARU1-ARU6)로서 나타낸 동작설명은 저항 오차율 X를 고려하지 않을 경우에 도 8의 동작설명과 동일함을 알 수 있다.

<73> 이제 부터는 제2 테스트 온도를 -5°C로 설정하고 테스트를 행하는 경우를 설명한다. 상기 85도의 테스트에 이어 -5도의 테스트를 행하면 상기 편이온도는 물론 상기 저항 오차율 X 까지도 함께 구해진다.

<74> 이제는 감지온도를 하강시키기 위해 상기 비교기(OP1)의 출력이 2가지의 논리상태(로우 또는 하이)로 진동할 때 까지 상기 테스트 입력신호들(AD5-AD0)의 논리상태를 2진 축차근사법으로 변경시키는 온도 서치단계가 시작된다. 도 10의 하부에 보여지는 화살부호들(ARD1-ARD6)은 상기 편이온도 50X 도를 -5도의 고정된 온도에서 찾는 방법을 나타내고 있다.

<75> 유사하게, 온도 서치단계의 초기단계로서, 상기 노말상태의 조건과 동일하게 AD5,AD4,AD3,AD2,AD1,AD0 = 1,1,1,1,1,1로 인가하면, 트랜지스터들(TR5a-TR0a)은 모두 턴온 상태이다. 따라서, 상기 2진 가중 저항들(RD6-RD1)은 모두 단락된 상태이므로 저항으로서 기능하지 않는다. 상기한 신호 인가상태에서는 찾고자 하는 온도 즉 편이온도는 $50X^{\circ}\text{C}$ 이고 현재 챔버의 온도는 -5°C 이므로, 도 4의 비교기(OP1)의 비반전단(+)의 인가전압(ORef)은 반전단(-)의 인가전압(OT1)보다 낮게 되어 비교출력신호(OUT)는 0 즉, 로우레벨이 된다.

<76> 상기한 상태에서 AD5의 신호레벨만을 변화시켜 0로 인가하면, 도 10의 화살부호(ARD1)과 같이 $32X$ (여기서, X는 저항 오차율) $^{\circ}\text{C}$ 가 감소되어 $50^{\circ}\text{C}-32X^{\circ}\text{C}=18X^{\circ}\text{C}$ 로 된다.

<77> 상기 AD5를 신호레벨을 0으로 인가한 상태에서도 출력이 로우로서 나타났으므로 출발 포인트를 업데이트(AD5=0)한 상태에서 상기 AD4도 0로 인가한다. 이에 따라 도 10의 화살부호(ARD2)와 같이 $16X^{\circ}\text{C}$ 가 다시 감소되므로 $18X^{\circ}\text{C}-16X^{\circ}\text{C}=2X^{\circ}\text{C}$ 로 된다. 상기 결과는 아직 -5°C 보다 높은 온도상태이므로 비교기(OP1)의 출력(OUT)은 여전히 0으로 나타난다.

<78> 상기 AD4를 신호레벨을 0으로 인가한 상태에서도 출력이 로우로서 나타났으므로 출발 포인트를 업데이트(AD5=0,AD4=0)한 상태에서 상기 AD3도 0으로 인가한다. 이에 따라 도 10의 화살부호(ARD3)와 같이 $8X^{\circ}\text{C}$ 가 다시 감소되므로 $2X^{\circ}\text{C}-8X^{\circ}\text{C}=-6X^{\circ}\text{C}$ 로 된다. 따라서, -5°C 보다 낮은 온도상태이므로 비교기(OP1)의 출력(OUT)은 하이로 나타난다.

<79> 상기 출력이 하이로 나타나면 출발 포인트를 다시 이전의 출발 포인트로 돌리고 (AD5=0, AD4=0, AD3=1) 상기 AD2를 0으로 인가한다. 결국, AD5,AD4,AD3,AD2,AD1,AD0 = 0,0,1,1,1,1,이다. 이에 따라 $2X^{\circ}\text{C}$ 에서 도 10의 화살부호(ARD4)와 같이 $4X^{\circ}\text{C}$ 가 감소되므

로 $2X^{\circ}\text{C} - 4X^{\circ}\text{C} = -2X^{\circ}\text{C}$ 로 된다. 그러므로 아직도 상기 -5°C 보다 높은 온도상태이므로 비교기(OP1)의 출력(OUT)은 여전히 로우로 나타난다.

<80> 상기 출력이 로우로 나타나면 출발 포인트를 업데이트(AD5=0, AD4=0, AD3=1, AD2=0)한 상태에서 상기 AD1도 0으로 인가한다. 이에 따라 도 10의 화살부호(ARD5)와 같이 $2X^{\circ}\text{C}$ 가 다시 감소되므로 $-2X^{\circ}\text{C} - 2X^{\circ}\text{C} = -4X^{\circ}\text{C}$ 로 된다. 따라서, 여전히 -5°C 보다 높은 온도상태이므로 비교기(OP1)의 출력(OUT)은 로우로 나타난다.

<81> 상기 출력이 로우로 나타나면 출발 포인트를 다시 업데이트 (AD5=0, AD4=0, AD3=1, AD2=0, AD1=0)한 상태에서 상기 AD0도 0으로 인가한다. 이에 따라 도 10의 화살부호(ARD6)와 같이 $1X^{\circ}\text{C}$ 가 다시 감소되므로 $-5X^{\circ}\text{C}$ 로 된다. 따라서, X를 고려하지 않으면 -5°C 와 같은 상태이므로 비교기(OP1)의 출력(OUT)은 하이와 로우로 진동하면서 나타난다.

<82> 이제, 최종적으로 변경된 상기 테스트 입력신호들을 서치 코드값으로서 저장하는 단계가 수행되는데 이는, 상기 AD5, AD4, AD3, AD2, AD1, AD0 = 0, 0, 1, 0, 0, 0 을 반전시켜 레지스터(Ei)에 저장함에 의해 달성된다. -5°C 의 테스트에서는 상기 0, 0, 1, 0, 0, 0을 반전한 이진수 값을 즉 1, 1, 0, 1, 1, 1이 테스트 장비등에 구비된 레지스터(Ei)에 저장됨을 유의하라.

<83> 이어서, 상기 테스트 온도에서 상기 저장된 서치 코드값을 가산하여 상기 편이온도를 구하는 단계가 수행된다. 상기 레지스터 저장 값을 표현되는 $\Sigma(E_i)x$ 는 BCD로서 1, 1, 0, 1, 1, 1 인데, 이는 십진수 55에 상응한다. 따라서, -5°C 에서 상기 서치 코드값 55를 더하면 50°C 가 구해진다. 결국, 테스트 조건의 온도가 -5°C 라는 것을 알고 있고, 비

교기의 출력이 진동상태일 때 레지스터에 저장된 값이 55도라는 것을 찾았으므로, 제조된 온도 감지기의 편이온도는 X를 고려하지 않을 경우에 $-5+55= 50$ 로 판명된다.

<84> 한 가지의 테스트만을 통해서는 편이온도를 알 수 있고, 상기한 두 가지 경우의 테스트를 행하면 저항 오차율 X 까지도 구해진다. 즉, 저항 오차율 X 는 두 레지스터에 저장된 저장 값을 합한 다음 90으로 나눔에 의해 구하여진다. 여기서, 90은 85도의 테스트와 -5도의 테스트간의 온도 차, 즉 $85-(-5)=90$ 로 된다. 이를 수식적으로 표현하면, $X= \{\sum(D_i) + \sum(E_i)\}/90$ 으로 나타난다.

<85> 이와 같이, 두가지의 고정된 온도에서 테스트를 행하면, 편이온도의 검출은 물론 저항 오차율 X도 구할 수 있다. 저항 오차율 X를 알면, 트리밍 작업에서 오차율 X가 고려되어야 한다. 예를 들어, 10%의 오차율을 가지는 것으로 판명되었을 때, 10% 만큼의 오차율을 보정하는 작업이 퓨즈들의 추가 커팅 또는 미 커팅을 통해 이루어진다.

<86> 상기한 도 4의 테스트를 통해 테스트 운영자는 테스트 대상이 되는 도 4의 온도 감지기의 트립포인트가 공정변화에 의하여 설계 온도 45도에서 +5도의 오차를 가지고 있을 때, 즉, 편이온도가 50도로 판명된 경우($X=1$ 로 가정)에는 온도 하강 트리밍부(300)내의 퓨즈들(FU1,FU3)을 레이저 빔등의 광선을 이용하여 블로잉한다. 이에 따라 -5도가 하강되는 트리밍 작업이 달성된다. 만약, 설계 온도 45도에서 -5도의 오차를 가지는 경우(즉 편이온도가 40도인 경우)라면, 온도 상승 트리밍부(200)내의 제4 및 제6 저항스위칭 유닛들(213,215)내의 퓨즈(FUS1)가 각기 블로잉(커팅)된다.

<87> 상기한 트리밍 작업에 의해, 제조된 온도감지기는 노말 동작에서 설계된 트립포인트를 가지고서 동작되어진다.

<88> 도 7은 도 4의 온도감지기를 채용한 반도체 메모리 장치의 리프레쉬 동작관련 블록 도이다. 도면을 참조하면, 도 3 또는 도 4에서 보여지는 온도감지기(10)가 칩(20)내에 설치됨을 알 수 있다. 메모리 셀 어레이(18)의 근방에 설치되는 상기 온도감지기(10)는 온도 감지 출력(TD)을 리프레쉬 주기 제어신호 발생기(12)에 인가한다. 칩(20)이 받는 온도에 따라 변화되는 온도 감지 출력(TD)은 상기 리프레쉬 주기 제어신호 발생기(12)의 리프레쉬 출력 제어신호(RCON)의 상태를 변화시킨다. 상기 리프레쉬 출력 제어신호(RCON)에 응답하여 셀프 리프레쉬 클럭(SRCLK)을 발생하는 셀프 리프레쉬 클럭 발생기(14)는 온도의 고저에 따라 셀프 리프레쉬 클럭(SRCLK)의 주파수를 변화시킨다. 상기 셀프 리프레쉬 클럭(SRCLK)에 응답하여 메모리 셀 어레이(18)의 리프레쉬 동작을 제어하는 리프레쉬 제어회로(16)는 칩(20)내의 온도가 낮은 경우에는 온도가 높은 경우에 비해 리프레쉬 동작 주기가 길도록 제어한다.

<89> 결국, 온도 영역을 복수개의 영역들로 분할하여 두고 낮은 온도 영역에서는 리프레쉬 동작 주기를 길게 하면 반도체 메모리에서 소모되는 전력이 절감된다.

<90> 상기한 본 발명에서 보여진 온도 감지기는 반도체 메모리 장치 뿐만 아니라 타의 집적회로에도 온도 감지동작을 위해 내장될 수 있음은 물론이다.

<91> 상기한 설명에서는 본 발명의 실시 예들을 위주로 도면을 따라 예를 들어 설명하였지만, 본 발명의 기술적 사상의 범위 내에서 본 발명을 다양하게 변형 또는 변경할 수 있음은 본 발명이 속하는 분야의 당업자에게는 명백한 것이다. 예를 들어, 사안이 다른 경우에 편이온도 검출회로의 세부적 구성이나 편이온도 검출방법 또는 트리밍 방법을 다양하게 변경할 수 있음은 물론이다.

【발명의 효과】

<92> 상기한 바와 같이 편이온도 검출회로를 갖는 온도감지기 및 편이온도 검출방법에 따르면, 공정챔버의 온도를 변화시킴이 없이도 목표 온도에서 편이된 편이온도를 정확히 검출할 수 있으므로 온도 튜닝에 걸리는 작업시간을 단축하고, 편이온도 검출의 신뢰성을 증가시키는 효과를 갖는다. 또한, 트리밍 작업 오차를 감소 또는 최소화하는 이점이 있다.

<93> 온도감지기를 전원절약을 위해 반도체 집적회로 내에 채용시 웨이퍼 레벨의 온도 테스트 및 트리밍에 걸리는 시간이 저감되어 반도체 제품의 제조코스트가 다운되는 장점이 있다.

【특허청구범위】**【청구항 1】**

온도의 증가에 따라 전류가 감소하는 감소 저항단을 갖는 온도감지기에 있어서:

상기 감소 저항단과 접지단 사이에 직렬로 연결된 복수의 2진 가중 저항들을 가지는 가중저항 스트링부와, 상기 온도감지기의 편이온도를 검출하기 위해 인가되는 테스트 입력신호들에 응답하여 상기 2진 가중 저항들을 각기 선택적으로 단락시키기 위한 단락 스위칭부를, 포함하는 편이온도 검출회로를 구비함을 특징으로 하는 온도감지기.

【청구항 2】

제1항에 있어서, 상기 2진 가중 저항들의 단락은 2진 축차근사법으로 행해짐을 특징으로 하는 온도감지기.

【청구항 3】

제1항에 있어서, 상기 단락 스위칭부는 상기 2진 가중 저항들에 대응하여 상기 감소 저항단과 접지단 사이에 드레인-소오스 채널이 직렬로 연결된 엔형 모오스 트랜지스터들로 구성됨을 특징으로 하는 온도감지기.

【청구항 4】

제1항에 있어서, 상기 감소 저항단에 상기 가중 저항 스트링부와는 병렬로 연결되고, 상기 편이온도가 목표온도보다 낮게 판명된 경우에 온도를 상승시키는 트리밍작업이

달성될 수 있도록 하기 위한 상기 온도상승 트리밍부를 더 구비함을 특징으로 하는 온도감지기.

【청구항 5】

제4항에 있어서, 상기 온도상승 트리밍부는, 상기 2진 가중 저항들에 대응하여 상기 감소 저항단과 접지단 사이에 드레인-소오스 채널이 직렬로 연결된 엔형 모오스 트랜지스터들과, 퓨즈 커팅에 의해 상기 엔형 모오스 트랜지스터들중 대응되는 트랜지스터들을 독립적으로 스위칭 시키기 위한 저항 스위칭 유닛들로 구성됨을 특징으로 하는 온도감지기.

【청구항 6】

제1항에 있어서, 상기 가중 저항 스트링부와 접지간에 연결되고, 상기 편이온도가 목표온도보다 높게 판명된 경우에 온도를 하강시키는 트리밍작업이 달성될 수 있도록 하기 위한 상기 온도하강 트리밍부를 더 구비함을 특징으로 하는 온도감지기.

【청구항 7】

제6항에 있어서, 상기 온도하강 트리밍부는, 상기 가중 저항 스트링부와 접지단간에 직렬로 연결된 2진 가중 저항들을 포함하는 단락 가중저항 하강 스트링부와, 상기 단

락 가중저항 하강 스트링부와는 병렬로 연결된 복수의 퓨즈들을 포함하는 퓨즈 스트링으로 구성됨을 특징으로 하는 온도감지기.

【청구항 8】

제1항에 있어서, 상기 2진 가중 저항들은 가중 값의 순서로 연결됨을 특징으로 하는 온도감지기.

【청구항 9】

제3항에 있어서, 엔형 모오스 트랜지스터들은 상시 턴오프 되어 있음을 특징으로 하는 온도감지기.

【청구항 10】

온도의 증가에 따라 전류가 감소하는 감소 저항단을 갖는 온도감지기에 있어서: 상기 감소 저항단과 접지단 사이에 직렬로 연결되고 상시 단락되어 있는 복수의 2진 가중 저항들을 가지는 단락 가중저항 스트링부와, 상기 온도감지기의 편이온도를 검출하기 위해 인가되는 테스트 입력신호들에 응답하여 상기 2진 가중 저항들을 각기 선택적으로 단락해제시키기 위한 단락해제 스위칭부를, 포함하는 편이온도 검출회로를 구비함을 특징으로 하는 온도감지기.

【청구항 11】

제10항에 있어서, 상기 2진 가중 저항들의 단락은 2진 축차근사법으로 행해짐을 특징으로 하는 온도감지기.

【청구항 12】

제10항에 있어서, 상기 단락해제 스위칭부는 상기 2진 가중 저항들에 대응하여 상기 감소 저항단과 접지단 사이에 드레인-소오스 채널이 직렬로 연결된 엔형 모오스 트랜지스터들로 구성됨을 특징으로 하는 온도감지기.

【청구항 13】

제10항에 있어서, 상기 감소 저항단에 상기 단락 가중 저항 스트링부와는 병렬로 연결되고, 상기 편이온도가 목표온도보다 낮게 판명된 경우에 온도를 상승시키는 트리밍작업이 달성될 수 있도록 하기 위한 상기 온도상승 트리밍부를 더 구비함을 특징으로 하는 온도감지기.

【청구항 14】

제13항에 있어서, 상기 온도상승 트리밍부는, 상기 2진 가중 저항들에 대응하여 상기 감소 저항단과 접지단 사이에 드레인-소오스 채널이 직렬로 연결된 엔형 모오스 트랜지스터들과, 퓨즈 커팅에 의해 상기 엔형 모오스 트랜지스터들중 대응되는 트랜지스터들

을 독립적으로 스위칭 시키기 위한 저항 스위칭 유닛들로 구성됨을 특징으로 하는 온도감지기.

【청구항 15】

제10항에 있어서, 상기 단락 가중 저항 스트링부와 접지간에 연결되고, 상기 편이 온도가 목표온도보다 높게 판명된 경우에 온도를 하강시키는 트리밍작업이 달성될 수 있도록 하기 위한 상기 온도하강 트리밍부를 더 구비함을 특징으로 하는 온도감지기.

【청구항 16】

제15항에 있어서, 상기 온도하강 트리밍부는, 상기 단락 가중 저항 스트링부와 접지단간에 직렬로 연결된 2진 가중 저항들을 포함하는 단락 가중저항 하강 스트링부와, 상기 단락 가중저항 하강 스트링부와는 병렬로 연결된 복수의 퓨즈들을 포함하는 퓨즈 스트링으로 구성됨을 특징으로 하는 온도감지기.

【청구항 17】

제10항에 있어서, 상기 2진 가중 저항들은 가중 값의 순서로 연결됨을 특징으로 하는 온도감지기.

【청구항 18】

제12항에 있어서, 엔형 모오스 트랜지스터들은 상시 턴온 되어 있음을 특징으로 하는 온도감지기.

【청구항 19】

온도의 증가에 따라 전류가 감소하는 감소 저항단과, 테스트 온도와 감지온도를 서로 비교한 결과를 비교출력신호로서 출력하는 비교기를 갖는 온도감지기에서의 편이온도 검출방법에 있어서:

상기 감소 저항단과 접지단 사이에 직렬로 연결된 복수의 2진 가중 저항들을 가지는 가중저항 스트링부와, 테스트 입력신호들에 응답하여 상기 2진 가중 저항들을 각기 선택적으로 단락시키기 위한 단락 스위칭부를, 포함하는 편이온도 검출회로를 준비하는 단계와;

상기 온도감지기를 상기 테스트 온도로 고정하는 단계와;

상기 감지온도를 상승시키기 위해 상기 비교기의 출력이 2가지의 논리상태로 진동할 때 까지 상기 테스트 입력신호들의 논리상태를 2진 축차근사법으로 변경시키는 온도서치단계와;

최종적으로 변경된 상기 테스트 입력신호들을 서치 코드값으로서 저장하는 단계와;

상기 테스트 온도에서 상기 저장된 서치 코드값을 감산하여 상기 편이온도를 구하는 단계를 구비함을 특징으로 하는 온도감지기의 편이온도 검출방법.

【청구항 20】

온도의 증가에 따라 전류가 감소하는 감소 저항단과, 테스트 온도와 감지온도를 서로 비교한 결과를 비교출력신호로서 출력하는 비교기를 갖는 온도감지기에서의 편이온도 검출방법에 있어서:

상기 감소 저항단과 접지단 사이에 직렬로 연결되고 상시 단락되어 있는 복수의 2진 가중 저항들을 가지는 단락 가중저항 스트링부와, 인가되는 테스트 입력신호들에 응답하여 상기 2진 가중 저항들을 각기 선택적으로 단락해제시키기 위한 단락해제 스위칭부를, 포함하는 편이온도 검출회로를 준비하는 단계와;

상기 온도감지기를 상기 테스트 온도로 고정하는 단계와;

상기 감지온도를 하강시키기 위해 상기 비교기의 출력이 2가지의 논리상태로 진동할 때 까지 상기 테스트 입력신호들의 논리상태를 2진 축차근사법으로 변경시키는 온도서치단계와;

최종적으로 변경된 상기 테스트 입력신호들을 반전하여 서치 코드값으로서 저장하는 단계와;

상기 테스트 온도에서 상기 저장된 서치 코드값을 가산하여 상기 편이온도를 구하는 단계를 구비함을 특징으로 하는 온도감지기의 편이온도 검출방법.

【청구항 21】

온도의 증가에 따라 전류가 감소하는 감소 저항단을 갖는 온도감지기에 있어서:

상기 감소 저항단과 접지단 사이에 직렬로 연결된 복수의 2진 가중 저항들을 가지는 가중저항 스트링부와, 상기 온도감지기의 편이온도를 검출하기 위해 인가되는 제1 테스트 입력신호들에 응답하여 상기 2진 가중 저항들을 각기 선택적으로 단락시키기 위한 단락 스위칭부와, 상기 가중저항 스트링부와 접지단 사이에 직렬로 연결되고 상시 단락되어 있는 복수의 2진 가중 저항들을 가지는 단락 가중저항 스트링부와, 상기 온도감지기의 편이온도를 검출하기 위해 인가되는 제2 테스트 입력신호들에 응답하여 상기 2진 가중 저항들을 각기 선택적으로 단락해제시키기 위한 단락해제 스위칭부를, 포함하는 편이온도 검출회로와:

상기 감소 저항단에 상기 가중 저항 스트링부와는 병렬로 연결되고, 상기 편이온도가 목표온도보다 낮게 판명된 경우에 온도를 상승시키는 트리밍작업이 달성될 수 있도록 하기 위한 상기 온도상승 트리밍부와;

상기 단락 가중 저항 스트링부와 접지간에 연결되고, 상기 편이온도가 목표온도보다 높게 판명된 경우에 온도를 하강시키는 트리밍작업이 달성될 수 있도록 하기 위한 상기 온도하강 트리밍부를 구비함을 특징으로 하는 온도감지기.

【청구항 22】

온도의 증가에 따라 전류가 감소하는 감소 저항단과, 테스트 온도와 감지온도를 서로 비교한 결과를 비교출력신호로서 출력하는 비교기를 갖는 온도감지기에서의 편이온도 검출 및 저항오차율 검출방법에 있어서:

상기 감소 저항단과 접지단 사이에 직렬로 연결된 복수의 2진 가중 저항들을 가지는 가중저항 스트링부와, 상기 온도감지기의 편이온도를 검출하기 위해 인가되는 제1 테스트 입력신호들에 응답하여 상기 2진 가중 저항들을 각기 선택적으로 단락시키기 위한 단락 스위칭부와, 상기 가중저항 스트링부와 접지단 사이에 직렬로 연결되고 상시 단락되어 있는 복수의 2진 가중 저항들을 가지는 단락 가중저항 스트링부와, 상기 온도감지기의 편이온도를 검출하기 위해 인가되는 제2 테스트 입력신호들에 응답하여 상기 2진 가중 저항들을 각기 선택적으로 단락해제시키기 위한 단락해제 스위칭부를, 포함하는 편이온도 검출회로를 준비하는 단계와;

상기 온도감지기를 제1 테스트 온도로 고정하는 단계와;

상기 감지온도를 상승시키기 위해 상기 비교기의 출력이 2가지의 논리상태로 진동할 때 까지 상기 테스트 입력신호들의 논리상태를 2진 축차근사법으로 변경시키는 온도서치단계와;

최종적으로 변경된 상기 제1 테스트 입력신호들을 서치 코드값으로서 저장하는 단계와;

상기 제1 테스트 온도에서 상기 저장된 서치 코드값을 감산하여 상기 편이온도를 구하는 단계와;

상기 온도감지기를 상기 제1 테스트 온도와는 다른 제2 테스트 온도로 고정하는 단계와;

상기 감지온도를 하강시키기 위해 상기 비교기의 출력이 2가지의 논리상태로 진동할 때 까지 상기 제2 테스트 입력신호들의 논리상태를 2진 축차근사법으로 변경시키는 온도 서치단계와;

최종적으로 변경된 상기 제2 테스트 입력신호들을 반전하여 서치 코드값으로서 저장하는 단계와;

상기 제2 테스트 온도에서 상기 저장된 서치 코드값을 가산하여 상기 편이온도를 구하는 단계와;

상기 제1,2 테스트 온도에서 각기 저장된 저장 값을 합하여 상기 제1,2 테스트 온도간의 차로 나눔에 의해 저항 오차율을 구하는 단계를 구비함을 특징으로 하는 온도감지기의 편이온도 검출 및 저항오차율 검출방법.

【청구항 23】

온도의 증가에 따라 전류가 감소하는 감소 저항단과, 테스트 온도와 감지온도를 서로 비교한 결과를 비교출력신호로서 출력하는 비교기를 갖는 온도감지기에서의 온도 튜닝 방법에 있어서:

상기 감소 저항단과 접지단 사이에 직렬로 연결된 복수의 2진 가중 저항들을 가지는 가중저항 스트링부와, 상기 온도감지기의 편이온도를 검출하기 위해 인가되는 제1 테스트 입력신호들에 응답하여 상기 2진 가중 저항들을 각기 선택적으로 단락시키기 위한 단락 스위칭부와, 상기 가중저항 스트링부와 접지단 사이에 직렬로 연결되고 상시 단락되어 있는 복수의 2진 가중 저항들을 가지는 단락 가중저항 스트링부와, 상기 온도감지

기의 편이온도를 검출하기 위해 인가되는 제2 테스트 입력신호들에 응답하여 상기 2진 가중 저항들을 각기 선택적으로 단락해제시키기 위한 단락해제 스위칭부를, 포함하는 편이온도 검출회로와; 상기 감소 저항단에 상기 가중 저항 스트링부와는 병렬로 연결되고, 상기 편이온도가 목표온도보다 낮게 판명된 경우에 온도를 상승시키는 트리밍작업이 달성될 수 있도록 하기 위한 상기 온도상승 트리밍부와; 상기 단락 가중 저항 스트링부와 접지간에 연결되고, 상기 편이온도가 목표온도보다 높게 판명된 경우에 온도를 하강시키는 트리밍작업이 달성될 수 있도록 하기 위한 상기 온도하강 트리밍부를 제공하는 단계와;

상기 온도감지기를 제1 테스트 온도로 고정하는 단계와;

상기 감지온도를 상승시키기 위해 상기 비교기의 출력이 2가지의 논리상태로 전동할 때 까지 상기 테스트 입력신호들의 논리상태를 2진 축차근사법으로 변경시키는 온도서치단계와;

최종적으로 변경된 상기 제1 테스트 입력신호들을 서치 코드값으로서 저장하는 단계와;

상기 제1 테스트 온도에서 상기 저장된 서치 코드값을 감산하여 상기 편이온도를 구하는 단계와;

상기 온도감지기를 상기 제1 테스트 온도와는 다른 제2 테스트 온도로 고정하는 단계와;

상기 감지온도를 하강시키기 위해 상기 비교기의 출력이 2가지의 논리상태로 진동할 때 까지 상기 제2 테스트 입력신호들의 논리상태를 2진 축차근사법으로 변경시키는 온도 서치단계와;

최종적으로 변경된 상기 제2 테스트 입력신호들을 반전하여 서치 코드값으로서 저장하는 단계와;

상기 제2 테스트 온도에서 상기 저장된 서치 코드값을 가산하여 상기 편이온도를 구하는 단계와;

상기 제1,2 테스트 온도에서 각기 저장된 저장 값을 합하여 상기 제1,2 테스트 온도간의 차로 나눔에 의해 저항 오차율을 구하는 단계와;

상기 편이온도가 목표온도보다 높게 판명된 경우에는 상기 저항 오차율에 따라 상기 온도하강 트리밍부를 이용하여 트리밍을 행하고, 상기 편이온도가 목표온도보다 낮게 판명된 경우에는 상기 저항 오차율에 따라 상기 온도상승 트리밍부를 이용하여 트리밍을 행하는 단계를 구비함을 특징으로 하는 온도감지기의 온도 투닝 방법.

【청구항 24】

제23항에 있어서, 상기 온도 감지기는 반도체 메모리 장치에 적용됨을 특징으로 하는 온도감지기의 온도 투닝 방법.

1020020046993

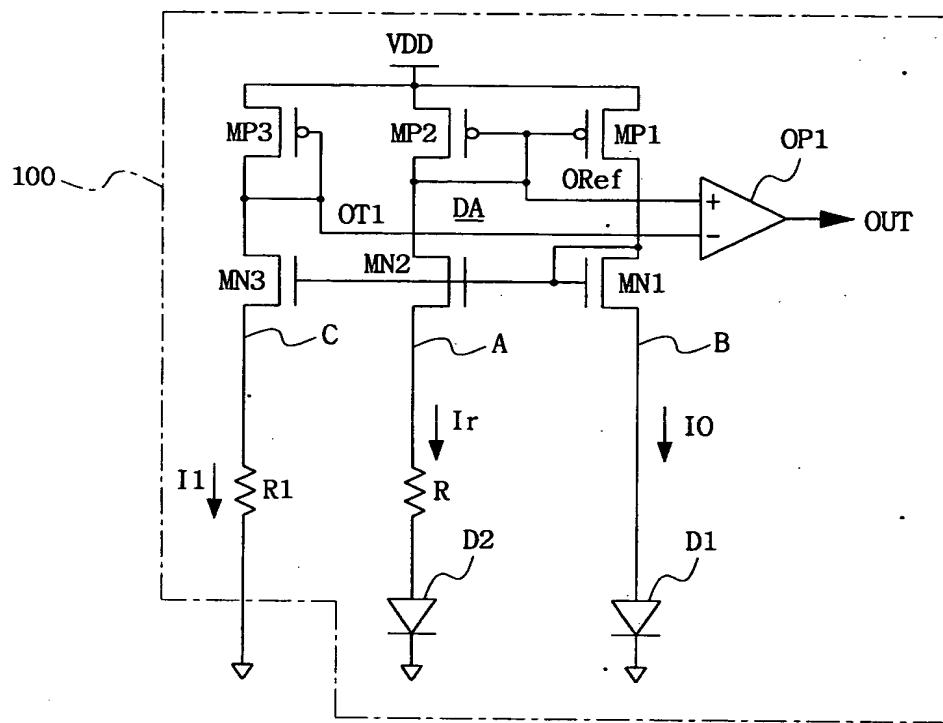
출력 일자: 2002/8/31

【청구항 25】

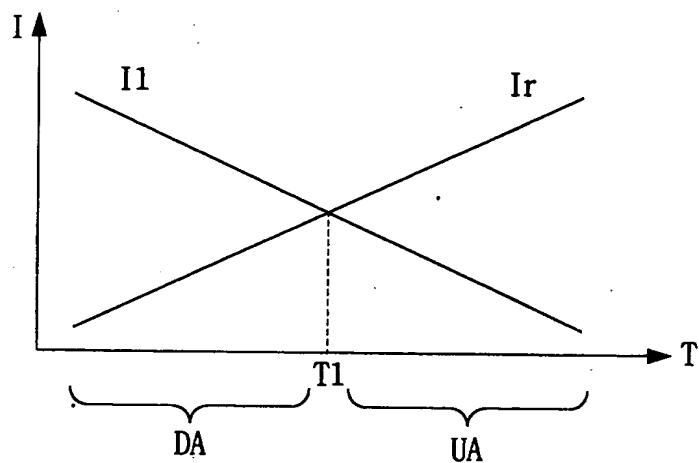
제24항에 있어서, 상기 온도 감지기의 출력은 반도체 메모리 장치의 셀프 리프레쉬 동작 주기를 제어하는데 이용됨을 특징으로 하는 온도감지기의 온도 투닝 방법.

【도면】

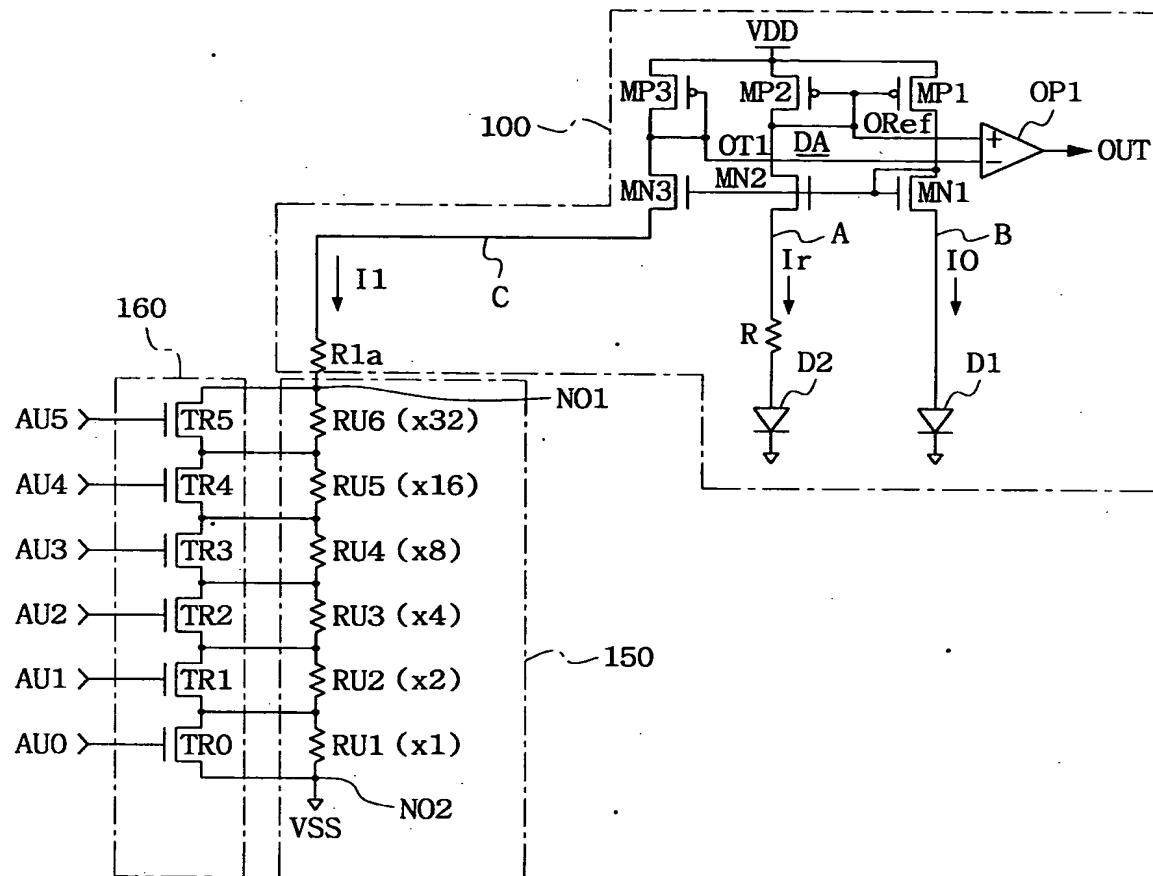
【도 1】



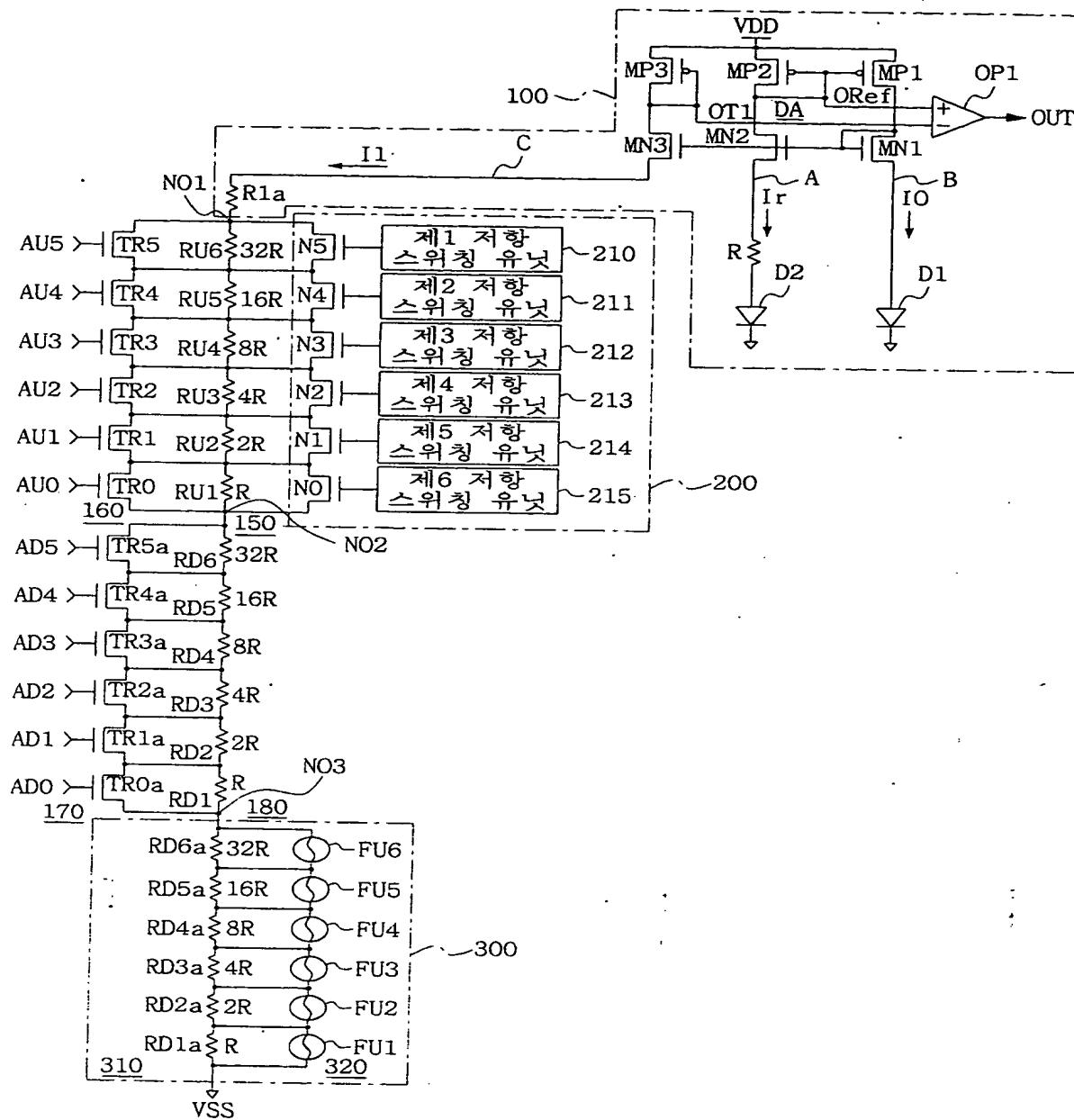
【도 2】



【도 3】



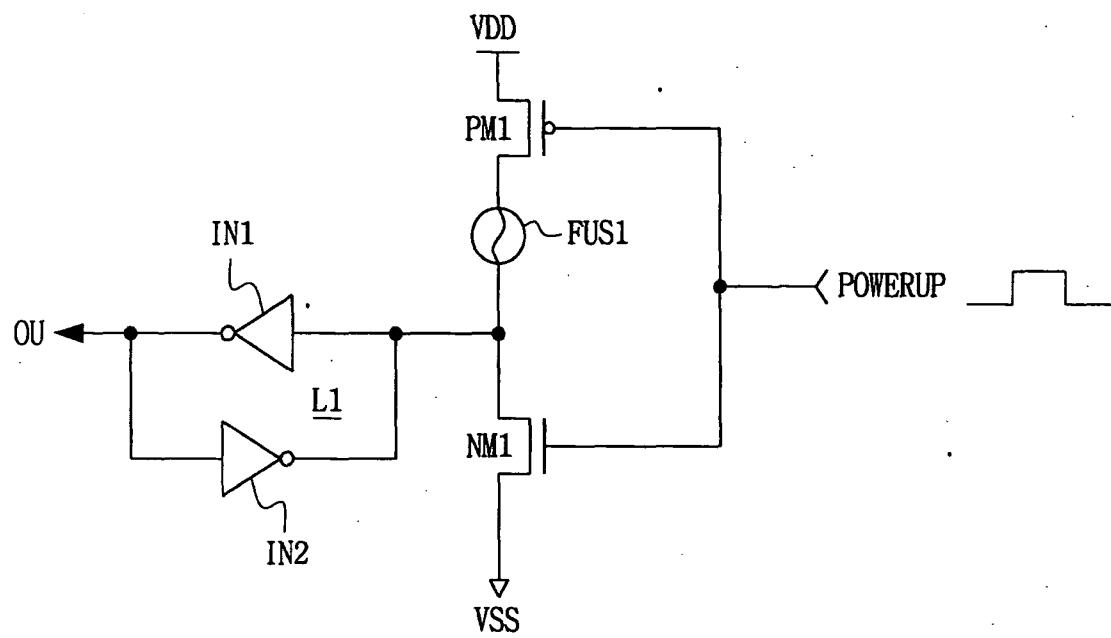
【도 4】



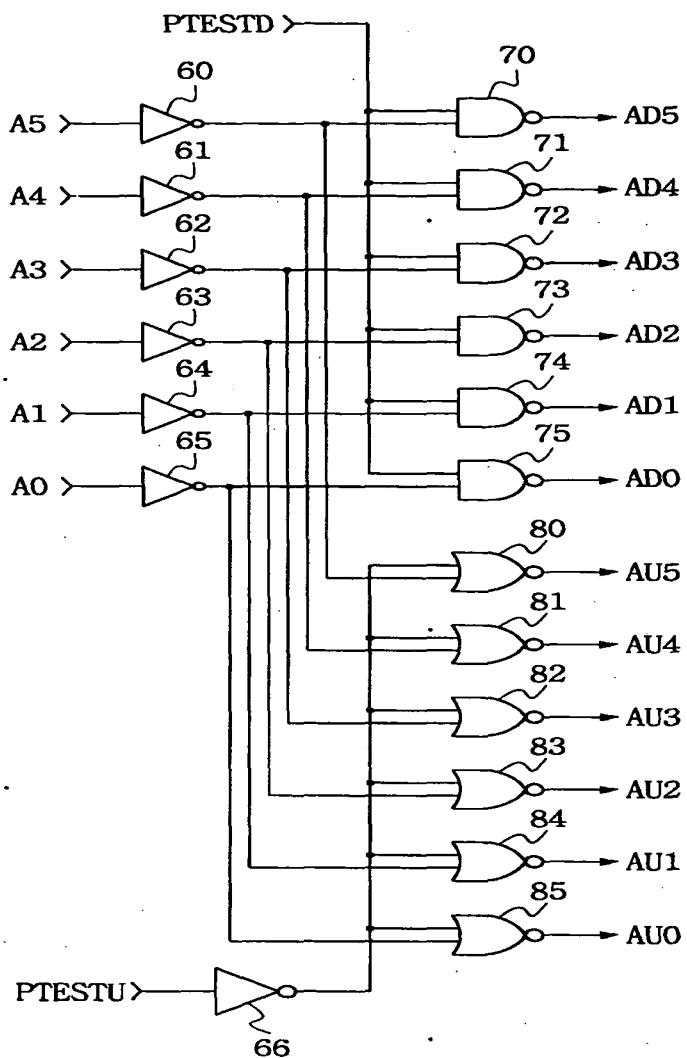
1020020046993

출력 일자: 2002/8/31

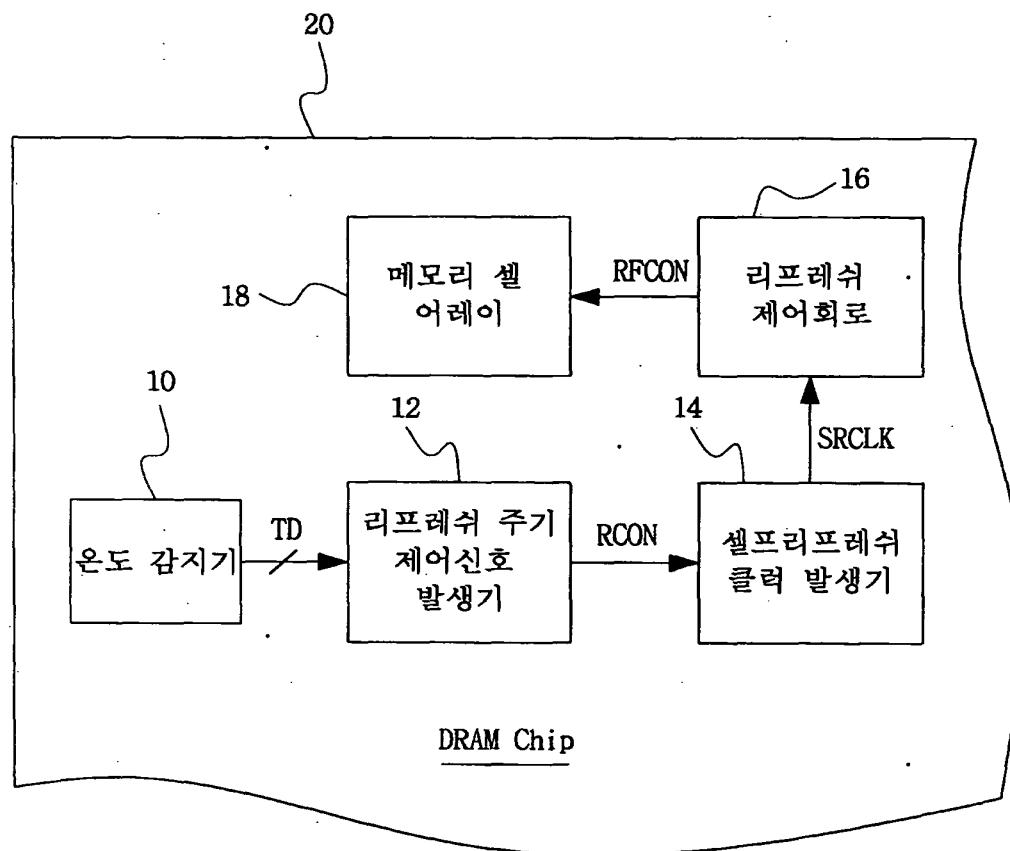
【도 5】



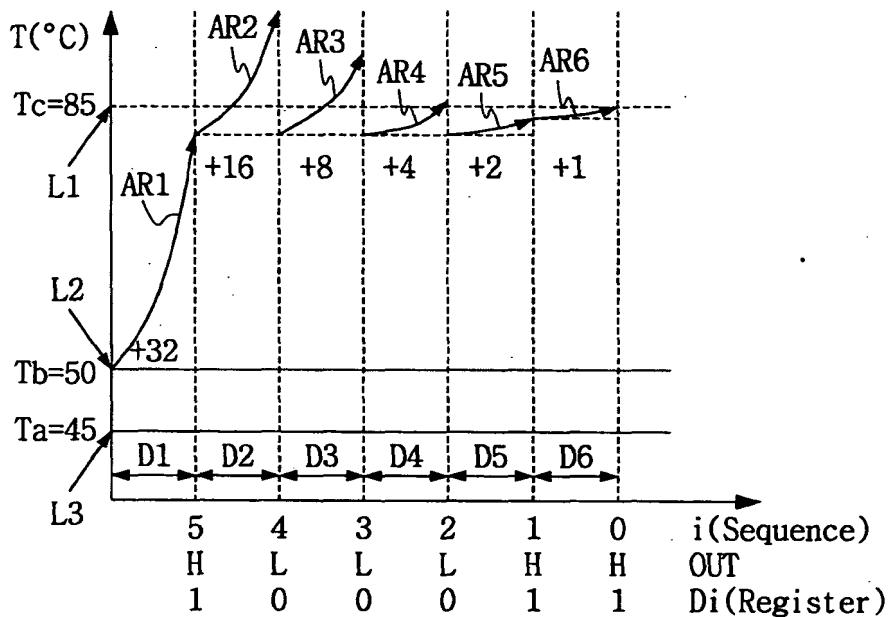
【도 6】



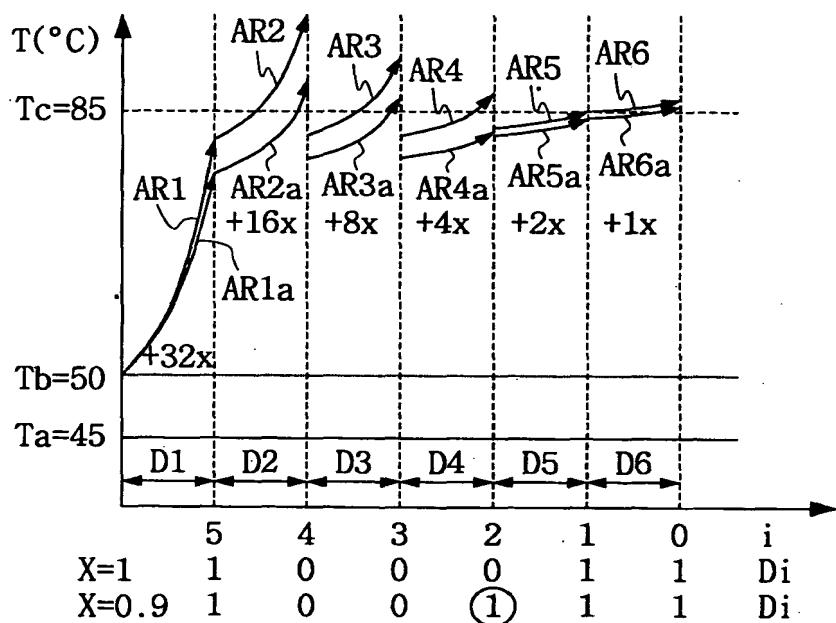
【도 7】



【도 8】



【도 9】



【도 10】

